



## Силабус курсу АРХІТЕКТУРА КОМП'ЮТЕРІВ ТА СИСТЕМ

Ступінь вищої освіти – бакалавр

Рік навчання: 2

Семестр: 3

Кількість кредитів: 6

Мова викладання: українська

### Керівник курсу

ППП

Володимир ДРАПАК

Контактна інформація

v.drapak@wunu.edu.ua

### Опис дисципліни

Курс «Архітектура комп'ютерів та систем» – це спеціальний базовий курс у загальній схемі підготовки студентів спеціальності „Кибербезпека”.

Метою вивчення дисципліни “Архітектура комп'ютерів та систем” є вивчення особливостей архітектури сучасних обчислювальних систем, процесорів, комп'ютерної периферії та їх взаємодії; розуміння основних тенденцій розвитку та фундаментальних принципів функціонування комп'ютерних систем, сучасними методами та засобами організації обчислювальних процесів у комп'ютерних системах та мережах.

“Архітектура комп'ютерів та систем” – це одна з дисциплін, що забезпечують, з одного боку, достатній рівень майбутнього фахівця, а з другого – підґрунтя для якісного сприймання інших дисциплін.

### Структура курсу

Години лек/пр	Тема	Результати навчання	Завдання
1/1	Цифрова логіка.	Перемикальні функції. Булева алгебра одного, двох аргументів. Закони алгебри логіки.	Поточне опитування
1/1	Мінімізація перемикальних функцій.	Мінімізація булевих функцій. Карти Карно. Діаграми Вейча.	Поточне опитування
1/1	Синтез комбінаційних схем.	Аналітичне представлення булевих функцій. Етапи синтезу логічних схем на логічних елементах.	Поточне опитування
1/1	Представлення даних.	Представлення інформації в комп'ютері. Форми представлення інформації. Кодування цифрових сигналів. Двійкова, восьмирична, шістнадцятирична системи вираження. Біти, байти, слова. Рівнобіжний і послідовний коди.	Поточне опитування
2/2	Організація пам'яті комп'ютера.	Елементи пам'яті, тригери, регістри. Лічильники. Оперативна пам'ять. Принципи запису і читання даних. Поняття адреси ОЗП або ПЗП.	Поточне опитування
1/1	Структура процесорів	Апаратна структура мікропроцесора Intel. Апаратна	Поточне опитування

		структура мікропроцесора DEC та інших процесорів. Регістровий пул мікропроцесорів. Програмна модель мікропроцесорів i-8086 та i386 або i486. Структура та формати команд. Особливості комп'ютерної арифметики. Математичні співпроцесори, принципи їх роботи. Реалізація арифметики чисел з рухомою точкою.	
2/2	Принципи адресації та структура команд	Моделі пам'яті та моделі адресації. Проекція моделі адресації на структури команд. Динамічна та статична пам'ять. Модулі пам'яті на материнській платі. Кеш-пам'ять першого та другого рівнів. Логічне розподілення оперативної пам'яті: стандартна, EMS, UMA, HMA, XMS. Концепція віртуальної пам'яті. Принцип прямого доступу до пам'яті. Канали DMA. Поняття стека. Особливості організації стекової пам'яті.	Поточне опитування
2/2	Процесори архітектури CISC, RISC та особливості архітектури SPARC	Принципи побудови систем команд CISC і RISC. Архітектура сучасних мікроконтролерів. Мікроконтролери фірм Atmel. PIC — мікроконтролери з системою команд RISC. Архітектура контролерів i51 з вмонтованими AD-перетворювачами.	Поточне опитування
2/2	Основні команди процесора і команди мовою ASSEMBLER	Машинні команди процесора. Структура команд процесора. Таблиця основних команд. Поняття асемблера. Принципи побудови асемблерних програм. Основні команди асемблера.	Поточне опитування
2/2	Система переривань та організація введення/виведення даних	Система переривань. Пул векторів переривань. Апаратні та програмні переривання. Система переривань процесорів Intel. Виклик програмного переривання на асемблері. Організація введення/виведення даних у процесорах Intel. Поняття портів. Команди введення/виведення. Базова система введення/виведення BIOS. Організація мультипрограмної обробки. Захист	Поточне опитування

		даних у мультипрограмних системах.	
2/2	Функціональна організація пристроїв, забезпечення їх взаємодії	Шина процесора, шина адреси і шина даних. Прості та мультиплексні шини. Шинні арбітри. Призначення слотів розширення. Шина ISA. Шина EISA. Шина PCI. Шина PCMCIA. Запобігання конфліктам через ресурси. Використання конфігураційної таблиці. Спеціальні плати. Системи типу Plug-and-Play.	Поточне опитування
2/2	Фундаментальні принципи побудови комп'ютерів	Класифікація Фліна характеру паралелізму. Особливості реалізації взаємодії процесорів. Закон Амдала. Архітектура MPP. Архітектура CPP. Паралельні комп'ютери та реалізація систем програмування.	Поточне опитування
1/1	Фізичний рівень введення/виведення	Порти введення/виведення. Система апаратних переривань і реалізація зв'язку с операційною системою. Пристрої введення. Типи клавіатур. Пристрій клавіатур. Інтерфейси маніпуляторів MOUSE, Kbd. Універсальний інтерфейс PC/2. Контролери введення/виведення та доступу до пам'яті. Апаратний таймер.	Поточне опитування
2/2	Особливості реалізації оперативної пам'яті в ПК типу IBM PC.	CMOS-пам'ять. Пристрої оперативної пам'яті. Види пам'яті. Логічна організація пам'яті. Основна пам'ять (conventional memory). Область верхньої пам'яті (UMA). Розширена пам'ять (extended memory). Додаткова пам'ять (expended memory). Встановлена та доступна пам'ять. Конфігурування й оптимізація пам'яті адаптерів. Адресація великих бітових масивів. Фізична пам'ять. Модулі SIMM і DIMM. Швидкодія пам'яті.	Поточне опитування
2/2	Комп'ютерні інтерфейси та їх протоколи	Цифрові інтерфейси. Паралельна передача даних. Типи паралельних інтерфейсів. Типи паралельних портів (стандартний, EPP, ECP). Стандарт IEEE 1284. Послідовна передача даних. Синхронізація передачі	Поточне опитування

		<p>послідовних даних. Контроль парності. Послідовний інтерфейс RS-232. Послідовний порт USB. Паралельний інтерфейс LPT. Інтерфейс IDE. Інтерфейс SCSI. Інфрачервоний інтерфейс. Організація взаємодії пристроїв. Аналого-цифрове та цифро-аналогове перетворення інформації.</p>	
2/2	Пристрої зовнішньої пам'яті комп'ютерів	<p>Еволюція пристроїв зовнішньої пам'яті комп'ютерів. Типи накопичувачів. Принцип роботи та конструкція накопичувачів на жорстких дисках. Типи вінчестерів (IDE, SCSI, MFM). Основні характеристики: ємність, швидкодія. Організація запису даних та читання даних на оптичних носіях. Характеристики пристроїв CD-, DVD-ROM: швидкість передачі даних, якість зчитування.</p>	Поточне опитування
2/2	Багатопроесорні архітектури	<p>Використання принципів паралельної обробки інформації в архітектурі комп'ютера. Багатопотокова обробка інформації. Типи багатопроесорних архітектур. Організація комп'ютерних систем із розподіленою пам'яттю.</p>	Поточне опитування
2/2	Сучасні архітектури	<p>Архітектура сучасних суперкомп'ютерів. Перспективи та проблеми. Взаємозв'язок технології та архітектури. Розвиток концепції мультиархітектури. Паралелізм в програмах і в архітектурі. Мультиархітектурна обчислювальна система.</p>	Поточне опитування

### Рекомендовані джерела інформації

1. Роберт С. Мартін Чиста Архітектура. – Україна київ, 2019. – 368 с.
2. Матвієнко М.П., Розен В.П., Закладний О.М.. Архітектура Комп'ютера., 2019. - 264 с.
3. Miles J. Murdocca, Vincent P. Heuring. "Computer Architecture and Organization: An Integrated Approach." (2019).
4. Hennessy, John L., and Patterson, David A. "Computer Architecture: A Quantitative Approach." Morgan Kaufmann, 2022. – 1527 с.
5. Carter, Nicholas P., and Warren, John D. "Computer Organization and Architecture." Pearson, 2019. – 368 с.
6. Asanovic, Krste, and Bodik, Rastislav. "The RISC-V Reader: An Open Architecture Atlas." Independent, 2019, - 220 с.
7. O'Hallaron, David R., and Bryant, Randy. "Computer Systems: A Programmer's Perspective." Pearson, 2019, 852 с.

8. Іващенко А.І., Ткачук В.М. Комп'ютерна Архітектура та Організація. 2020. -352с.
9. Карпенко А.І., Мельничук О.О. Системи Комп'ютерної Обробки Даних. 2021. - 288 с.
10. Сорока В.П., Грінько О.А. Архітектура Комп'ютерних Систем. 2020. - 310 с.
11. Bovet D.P., Cesati M. Understanding the Linux Kernel: From I/O Ports to Process Management. 2021. - 960 с.
12. Patterson D.A., Hennessy J.L. Computer Organization and Design: The Hardware/Software Interface. 2021. - 736 с.

### Політика оцінювання

**Політика щодо дедлайнів та перескладання:** Для виконання індивідуальних завдань і проведення контрольних заходів встановлюються конкретні терміни. Перескладання модулів відбувається з дозволу дирекції факультету за наявності поважних причин (наприклад, лікарняний).

**Політика щодо академічної доброчесності:** Використання друкованих і електронних джерел інформації під час контрольних заходів заборонено.

**Політика щодо відвідування:** Відвідування занять є обов'язковим компонентом оцінювання. За об'єктивних причин (наприклад, карантин, воєнний стан, хвороба, закордонне стажування) навчання може відбуватись в онлайн формі за погодженням із керівником курсу.

### Оцінювання

Модуль 1		Модуль 2		Модуль 3	Модуль 4	Модуль 5
10%	10%	10%	10%	5%	15%	40%
Поточне оцінювання	Модульний контроль 1	Поточне оцінювання	Модульний контроль 2	Тренінги	Самостійна робота	Екзамен
Оцінка за даний модуль визначається як середнє арифметичне за захист лабораторних робіт №1-5.	Підсумкове модульне тестування за темами № 1-10.	Оцінка за даний модуль визначається як середнє арифметичне за захист лабораторних робіт № 6-9.	Підсумкове модульне тестування за темами № 11-18.	Визначається як середнє арифметичне з оцінок за завдання тренінгу (не менше двох).	Визначається як оцінка за наскрізне завдання самостійної роботи.	1. Теоретичні питання: 2 питання по 20 балів. 2. Практичне завдання 60 балів.

#### Шкала оцінювання:

ECTS	Бали	Зміст
A	90–100	відмінно
B	85–89	добре
C	75-84	добре
D	65-74	задовільно
E	60-64	достатньо
FX	35-59	незадовільно з можливістю повторного складання
F	1-34	незадовільно з обов'язковим повторним курсом