

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
ЗАХІДНОУКРАЇНСЬКИЙ НАЦІОНАЛЬНИЙ УНІВЕРСИТЕТ
ФАКУЛЬТЕТ КОМП'ЮТЕРНИХ ІНФОРМАЦІЙНИХ ТЕХНОЛОГІЙ

ЗАТВЕРДЖУЮ
Декан факультету комп'ютерних
інформаційних технологій
Ігор ЯКИМЕНКО
«30» _____ 20 р.



ЗАТВЕРДЖУЮ
Проректор з науково-педагогічної
роботи
Віктор ОСТРОВЕРХОВ
«30» _____ 20 р.



РОБОЧА ПРОГРАМА
з дисципліни
«АРХІТЕКТУРА КОМП'ЮТЕРІВ ТА СИСТЕМ»

Ступінь вищої освіти – бакалавр
Галузь знань – **12 Інформаційні технології**
Спеціальність – **125 Кібербезпека та захист інформації**
Освітньо-професійна програма – **Кібербезпека**

Кафедра кібербезпеки

Форма навчання	Курс	Семестр	Лекції (год.)	Лаборат. (год.)	ІРС (год.)	Тренінг (год.)	СРС (год.)	Разом (год.)	Іспит (сем.)
Денна	2	3	30	30	4	8	108	180	3

30.08.2024
[Signature]

Робоча програма розроблена на основі освітньо-професійної програми підготовки бакалавра галузі знань 12 «Інформаційні технології» спеціальності 125 «Кібербезпека», затвердженої Вченою радою ЗУНУ (протокол № 10 від 23.06.2023 р.).

Робочу програму склали доцент кафедри кібербезпеки, к.т.н., доцент Цаволик Тарас Григорович, викладач кафедри кібербезпеки Драпак Володимир Іванович.

Робоча програма затверджена на засіданні кафедри кібербезпеки, протокол № 1 від 26.08.2024 р.

Завідувач кафедри
кібербезпеки



Василь ЯЦКІВ

Розглянуто та схвалено групою забезпечення спеціальності кібербезпека та захист інформації, протокол № 1 від 30.08.2024 р.

Керівник групи
забезпечення спеціальності



Василь ЯЦКІВ

Гарант ОП



Михайло КАСЯНЧУК

СТРУКТУРА РОБОЧОЇ ПРОГРАМИ НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

1. Опис дисципліни “Архітектура комп’ютерів та систем”

Дисципліна “Архітектура комп’ютерів та систем”	Галузь знань, спеціальність, СВО	Характеристика навчальної дисципліни
Кількість кредитів – 6	Галузь знань 12 «Інформаційні технології»	Статус дисципліни – обов’язкова Мова навчання - українська
Кількість залікових модулів – 5	Спеціальність 125 «Кібербезпека та захист інформації»	Рік підготовки: 2 Семестр: 3
Кількість змістових модулів – 2	Ступінь вищої освіти – бакалавр	Лекції: 30 год. Лабораторні: 30 год.
Загальна кількість годин – 180 год.		Самостійна робота: 108 год. Тренінг – 8 год. Індивідуальна робота: 4 год.
Тижневих годин – 12 год., з них аудиторних – 4 год.		Вид підсумкового контролю – іспит

2. Мета і завдання вивчення дисципліни «Архітектура комп’ютерів та систем»

Курс «Архітектура комп’ютерів та систем» – це спеціальний базовий курс у загальній схемі підготовки студентів спеціальності „Кібербезпека”.

2.1. Мета вивчення дисципліни.

Метою вивчення дисципліни “Архітектура комп’ютерів та систем” є вивчення особливостей архітектури сучасних обчислювальних систем, процесорів, комп’ютерної периферії та їх взаємодії; розуміння основних тенденцій розвитку та фундаментальних принципів функціонування комп’ютерних систем, сучасними методами та засобами організації обчислювальних процесів у комп’ютерних системах та мережах.

2.2. Завдання вивчення дисципліни

Передумовою вивчення даного курсу є вільне володіння фізичною та математичною базою, а також успішне вивчення курсів “Комп’ютерна дискретна математика”, “Основи програмування” та “Основи програмної інженерії”.

“Архітектура комп’ютерів та систем” – це одна з дисциплін, що забезпечують, з одного боку, достатній рівень майбутнього фахівця, а з другого – підґрунтя для якісного сприймання інших дисциплін, як, наприклад, «Цифрова схемотехніка», «Операційні системи» та ін. навчального плану підготовки бакалаврів за напрямом 125 – Кібербезпека.

2.3. Найменування та опис компетентностей, формування котрих забезпечує вивчення дисципліни.

- Знання та розуміння предметної області та розуміння професії.
- Здатність до використання програмних та програмно-апаратних комплексів засобів захисту інформації в інформаційно-телекомунікаційних (автоматизованих) системах.
- Здатність відновлювати штатне функціонування інформаційних, інформаційно-телекомунікаційних (автоматизованих) систем після реалізації загроз, здійснення кібератак, збоїв та відмов різних класів та походження.
- Здатність застосовувати знання у практичних ситуаціях.
- Знання та розуміння предметної області та розуміння професії.
- Здатність до використання програмних та програмно-апаратних комплексів засобів захисту інформації в інформаційно-телекомунікаційних (автоматизованих) системах.
- Здатність відновлювати штатне функціонування інформаційних, інформаційно-телекомунікаційних (автоматизованих) систем після реалізації загроз, здійснення кібератак, збоїв та відмов різних класів та походження.

2.4. Передумови для вивчення дисципліни.

- оцінювати функціональні можливості архітектури і структур комп’ютерів і систем;

- оцінювати ефективність використання обчислювальних засобів в різних режимах роботи під управлінням операційних систем;
- вибирати раціональну конфігурацію обладнання відповідно до вирішуваного завдання;
- забезпечувати сумісність апаратних і програмних засобів комп'ютерів.

2.5. Результати навчання.

- вирішувати завдання захисту програм та даних ІТС програмно-апаратними засобами та давати оцінку якості прийнятих рішень;
- вибирати основні методи та способи захисту інформації відповідно до вимог сучасних стандартів інформаційної безпеки щодо критеріїв безпеки інформаційних технологій, застосовуючи системний підхід та знання основ теорії інформаційної безпеки;
- проектувати та реалізувати комплексні систему захисту інформації ас організації (підприємства) відповідно до вимог нормативних документів системи технічного захисту інформації.
- виконувати аналіз та декомпозицію інформаційно телекомунікаційних систем;
- аналізувати проекти інформаційно телекомунікаційних систем базуючись на стандартизованих технологіях та протоколах передачі даних.
- забезпечувати процеси захисту та функціонування інформаційно телекомунікаційних (автоматизованих) систем на основі практик, навичок та знань, щодо структурних (структурно логічних) схем, топології мережі, сучасних архітектур та моделей захисту електронних інформаційних ресурсів з відображенням взаємозв'язків та інформаційних потоків, процесів для внутрішніх і віддалених компонент
- використовувати програмні та програмно апаратні комплекси захисту інформаційних ресурсів.

3. Програма навчальної дисципліни «Архітектура комп'ютерів та систем»

Змістовий модуль 1. Типи архітектури комп'ютера

Тема 1. Цифрова логіка.

Перемикальні функції. Булева алгебра одного, двох аргументів. Закони алгебри логіки.

Література: 1 – 7

Тема 2. Мінімізація перемикальних функцій.

Мінімізація булевих функцій. Карти Карно. Діаграми Вейча.

Література: 1 – 7

Тема 3. Синтез комбінаційних схем

Аналітичне представлення булевих функцій. Етапи синтезу логічних схем на логічних елементах.

Література: 1 – 7

Тема 4. Представлення даних

Представлення інформації в комп'ютері. Форми представлення інформації. Кодування цифрових сигналів. Двійкова, восьмирічна, шістнадцятирічна системи вираховання. Біти, байти, слова. Рівнобіжний і послідовний коди.

Література: 1 – 7

Тема 5. Організація пам'яті комп'ютера.

Елементи пам'яті, тригери, регістри. Лічильники. Оперативна пам'ять. Принципи запису і читання даних. Поняття адреси ОЗП або ПЗП.

Література: 1 – 7

Тема 6. Структура процесорів

Апаратна структура мікропроцесора Intel. Апаратна структура мікропроцесора DEC та інших процесорів. Регістровий пул мікропроцесорів. Програмна модель мікропроцесорів i-8086 та i386 або i486. Структура та формати команд. Особливості комп'ютерної арифметики. Математичні співпроцесори, принципи їх роботи. Реалізація арифметики чисел з рухомою точкою.

Література: 1 – 7

Тема 7. Принципи адресації та структура команд

Моделі пам'яті та моделі адресації. Проекція моделі адресації на структури команд. Динамічна та статична пам'ять. Модулі пам'яті на материнській платі. Кеш-пам'ять першого та другого рівнів. Логічне розподілення оперативної пам'яті: стандартна, EMS, UMA, HMA, XMS. Концепція віртуальної пам'яті. Принцип прямого доступу до пам'яті. Канали DMA. Поняття стека. Особливості організації стекової пам'яті.

Література: 1 – 7

Тема 8. Процесори архітектури CISC, RISC та особливості архітектури SPARC.

Принципи побудови систем команд CISC і RISC. Архітектура сучасних мікроконтролерів. Мікроконтролери фірм Atmel. PIC — мікроконтролери з системою команд RISC. Архітектура контролерів i51 з вмонтованими AD-перетворювачами.

Література: 1 – 7

Тема 9. Основні команди процесора і команди мовою ASSEMBLER

Машинні команди процесора. Структура команд процесора. Таблиця основних команд. Поняття асемблера. Принципи побудови асемблерних програм. Основні команди асемблера.

Література: 1 – 7

Тема 10. Система переривань та організація введення/виведення даних

Система переривань. Пул векторів переривань. Апаратні та програмні переривання. Система переривань процесорів Intel. Виклик програмного переривання на асемблері.

Організація введення/виведення даних у процесорах Intel. Поняття портів. Команди введення/виведення. Базова система введення/виведення BIOS. Організація мультипрограмної обробки. Захист даних у мультипрограмних системах.

Література: 1 – 7

Змістовий модуль 2. Фундаментальні принципи побудови комп'ютерів

Тема 11. Функціональна організація пристроїв, забезпечення їх взаємодії

Шина процесора, шина адреси і шина даних. Прості та мультиплексні шини. Шинні арбітри. Призначення слотів розширення. Шина ISA. Шина EISA. Шина PCI. Шина PCMCIA. Запобігання конфліктам через ресурси. Використання конфігураційної таблиці. Спеціальні плати. Системи типу Plug-and-Play.

Література: 1 – 7

Тема 12. Фундаментальні принципи побудови комп'ютерів

Класифікація Фліна характеру паралелізму. Особливості реалізації взаємодії процесорів. Закон Амдала. Архітектура MPP. Архітектура CPP. Паралельні комп'ютери та реалізація систем програмування.

Література: 1 – 7

Тема 13. Фізичний рівень введення/виведення

Порти введення/виведення. Система апаратних переривань і реалізація зв'язку с операційною системою. Пристрої введення. Типи клавіатур. Пристрій клавіатур. Інтерфейси маніпуляторів MOUSE, Kbd. Універсальний інтерфейс PC/2. Контролери введення/виведення та доступу до пам'яті. Апаратний таймер.

Література: 1 – 7

Тема 14. Особливості реалізації оперативної пам'яті в ПК типу IBM PC

CMOS-пам'ять. Пристрої оперативної пам'яті. Види пам'яті. Логічна організація пам'яті. Основна пам'ять (conventional memory). Область верхньої пам'яті (UMA). Розширена пам'ять (extended memory). Додаткова пам'ять (expended memory). Встановлена та доступна пам'ять. Конфігурування й оптимізація пам'яті адаптерів. Адресація великих бітових масивів. Фізична пам'ять. Модулі SIMM і DIMM. Швидкодія пам'яті.

Література: 1 – 7

Тема 15. Комп'ютерні інтерфейси та їх протоколи

Цифрові інтерфейси. Паралельна передача даних. Типи паралельних інтерфейсів. Типи паралельних портів (стандартний, EPP, ECP). Стандарт IEEE 1284.

Послідовна передача даних. Синхронізація передачі послідовних даних. Контроль парності. Послідовний інтерфейс RS-232. Послідовний порт USB. Паралельний інтерфейс

LPT. Інтерфейс IDE. Інтерфейс SCSI. Інфрачервоний інтерфейс. Організація взаємодії пристроїв. Аналого-цифрове та цифро-аналогове перетворення інформації.

Література: 1 – 7

Тема 16. Пристрої зовнішньої пам'яті комп'ютерів

Еволюція пристроїв зовнішньої пам'яті комп'ютерів. Типи накопичувачів. Принцип роботи та конструкція накопичувачів на жорстких дисках. Типи вінчестерів (IDE, SCSI, MFM). Основні характеристики: ємність, швидкодія. Організація запису даних та читання даних на оптичних носіях. Характеристики пристроїв CD-, DVD-ROM: швидкість передачі даних, якість зчитування.

Література: 1 – 7

Тема 17. Багатопроцесорні архітектури

Використання принципів паралельної обробки інформації в архітектурі комп'ютера. Багатопотокова обробка інформації. Типи багатопроцесорних архітектур. Організація комп'ютерних систем із розподіленою пам'яттю.

Література: 1 – 7

Тема 18. Сучасні архітектури.

Архітектура сучасних суперкомп'ютерів. Перспективи та проблеми. Взаємозв'язок технології та архітектури. Розвиток концепції мультиархітектури. Паралелізм в програмах і в архітектурі. Мультиархітектурна обчислювальна система.

Література: 1 – 7

4. Структура залікового кредиту з дисципліни “Архітектура комп'ютерів та систем”

	Кількість годин					
	Лекції	Лабор. заняття	СРС	ІРС	Тренінг	Контрольні заходи
Змістовий модуль 1. Типи архітектури комп'ютера						
Тема 1. Цифрова логіка.	1	1	6	1	2	Поточне опитування
Тема 2. Мінімізація перемикальних функцій.	1	1	6			
Тема 3. Синтез комбінаційних схем.	1	1	6			
Тема 4. Представлення даних.	1	1	6			
Тема 5. Організація пам'яті комп'ютера.	2	2	6			
Тема 6. Структура процесорів	1	1	6	1	2	
Тема 7. Принципи адресації та структура команд	2	2	6			
Тема 8. Процесори архітектури CISC, RISC та особливості архітектури SPARC	2	2	7			
Тема 9. Основні команди процесора і команди мовою ASSEMBLER	2	2	5			
Тема 10. Система переривань та організація введення/виведення даних	2	2	5			
Змістовий модуль 2. Фундаментальні принципи побудови комп'ютерів						
Тема 11. Функціональна організація пристроїв, забезпечення їх взаємодії	2	2	6	1	2	Поточне опитування
Тема 12. Фундаментальні принципи побудови комп'ютерів	2	2	6			
Тема 13. Фізичний рівень введення/виведення	1	1	5			

Тема 14. Особливості реалізації оперативної пам'яті в ПК типу IBM PC	2	2	6			
Тема 15. Комп'ютерні інтерфейси та їх протоколи	2	2	7			
Тема 16. Пристрої зовнішньої пам'яті комп'ютерів	2	2	6	1	2	Поточне опитування
Тема 17. Багатопроцесорні архітектури	2	2	6			
Тема 18. Сучасні архітектури	2	2	7			
Разом	30	30	108	4	8	

5. Тематика лабораторних занять

Лабораторна робота №1

Тема: Робота і особливості логічних елементів ПК.

Мета: Отримати навички роботи та розуміння особливостей логічних елементів ПК

Література: 1 – 7

Лабораторна робота №2.

Тема: Робота логічних вузлів ПК.

Мета: Отримати навички роботи логічних вузлів ПК

Література: 1 – 7

Лабораторна робота №3.

Тема: Архітектура системної плати.

Мета: Отримати практичні навички роботи з системною платою.

Література: 1 – 7

Лабораторна робота №4.

Тема: Внутрішні інтерфейси системної плати.

Мета: Отримати навички налаштування інтерфейсів системної плати

Література: 1 – 7

Лабораторна робота №5.

Тема: Інтерфейси периферійних пристроїв IDE і SCSI.

Мета: Отримати навички налаштування інтерфейсів периферійних пристроїв

Література: 1 – 7

Лабораторна робота №6.

Тема: Паралельні і послідовні порти і їх особливості роботи.

Мета: Отримати практичні навички та розуміти особливості роботи паралельних і послідовних портів

Література: 1 – 7

Лабораторна робота №7.

Тема: Ідентифікація і установка процесора.

Мета: Отримати практичні навички ідентифікації і установки процесора.

Література: 1 – 7

Лабораторна робота №8.

Тема: Принципи роботи кеш-пам'яті.

Мета: Отримати практичні навички роботи та розуміння принципів роботи кеш-пам'яті

Література: 1 – 7

Лабораторна робота №9.

Тема: Програмування зовнішніх пристроїв.

Мета: Отримати практичні навички програмування зовнішніх пристроїв.

Література: 1 – 7

6. Самостійна робота студента

Самостійна робота з дисципліни “Архітектура комп'ютерів та систем” виконується самостійно студентом на основі одного сформованого завдання. Самостійна робота охоплює

основні теми дисципліни. Метою виконання є оволодіння навичками проектування та дослідження архітектури комп'ютерів.

Орієнтовна тематика рефератів:

№	Тематика
1	Поняття архітектури комп'ютера.
2	Аналіз обчислювальних систем з радіальною архітектурою.
3	Принцип відкритої архітектури.
4	Форми представлення інформації.
5	Кодування цифрових сигналів.
6	Елементна база комп'ютерних систем.
7	Елементи пам'яті, тригери, регістри. Лічильники. Оперативна пам'ять.
8	Поняття адреси ОЗП або ПЗП.
9	Апаратна структура мікропроцесора Intel.
10	Структура та формати команд.
11	Особливості комп'ютерної арифметики.
12	Математичні співпроцесори, принципи їх роботи.
13	Реалізація арифметики чисел з рухомою точкою.
14	Моделі пам'яті та моделі адресації.
15	Динамічна та статична пам'ять.
16	Кеш-пам'ять першого та другого рівнів.
17	Концепція віртуальної пам'яті.
18	Принцип прямого доступу до пам'яті.
19	Особливості організації стекової пам'яті.
20	Принципи побудови систем команд CISC і RISC.
21	Архітектура сучасних мікроконтролерів.
22	Основні команди асемблера.
23	Принципи побудови асемблерних програм.
24	Апаратні та програмні переривання.
25	Організація мультипрограмної обробки.
26	Захист даних у мультипрограмних системах.
27	Шина процесора, шина адреси і шина даних.
28	Системи типу Plug-and-Play.
29	Архітектура MPP.
30	Паралельні комп'ютери та реалізація систем програмування.
31	Контролери введення/виведення та доступу до пам'яті.
32	Конфігурування й оптимізація пам'яті адаптерів.
33	Типи паралельних інтерфейсів.
34	Аналого-цифрове та цифро-аналогове перетворення інформації.
35	Принципи растрової та векторної графіки.
36	Організація регістрів відеоадаптерів. Управління палітрами. Бітові плани (карти). Відеосторінки.
37	Програмно-апаратна акселерація.
38	Стандарти відеокарт: CGA, EGA, HGC.
39	Стандарт аналогових відеоадаптерів VGA, SVGA, XVGA.
40	Характеристики відеоадаптерів.
41	Відеопам'ять.
42	Драйвери відеоадаптерів та їх ініціалізація.
43	Характеристики моніторів.
44	Цифрові й аналогові монітори.
45	Рідкокристалічні та плазменні монітори.

46	Драйвери моніторів та їх ініціалізація. Енергозбереження.
47	Способи друкування тексту і зображення.
48	Принцип роботи та конструкція голчастих принтерів, їх характеристики.
49	Принцип роботи та конструкція струменевих принтерів, їх характеристики.
50	Принцип роботи та конструкція лазерних принтерів, їх характеристики. Інтерфейси принтерів.

7. Організація та проведення тренінгу з дисципліни

Порядок проведення тренінгу:

Вступна частина проводиться з метою ознайомлення студентів з темою тренінгу.

Організаційна частина полягає у створенні робочого настрою у колективі студентів.

Практична частина реалізується шляхом виконання одного вибраного завдання тренінгу.

Підведення підсумків. Обговорення результатів виконаних завдань. Обмін думками з питань, що виносились на тренінг.

Рекомендується наступні теми для проведення тренінгу:

1. Історія розвитку архітектури комп'ютерів: від перших ЕОМ до сучасних систем.
2. Архітектура фон Неймана: основні принципи та сучасні модифікації.
3. Роль кеш-пам'яті у підвищенні продуктивності комп'ютерних систем.
4. Суперскалярні процесори: принципи роботи та приклади.
5. Паралельна обробка даних: основи та застосування в сучасних комп'ютерах.
6. Архітектура графічних процесорів (GPU): відмінності від традиційних процесорів (CPU).
7. Розподілені обчислювальні системи: концепції та перспективи розвитку.
8. Архітектура багатоядерних процесорів: основні особливості та виклики.
9. Віртуалізація як метод підвищення ефективності використання обчислювальних ресурсів.
10. Роль RISC і CISC архітектур у розвитку процесорних технологій.
11. Технології оптимізації енергоспоживання в сучасних комп'ютерних системах.
12. Архітектура обчислювальних кластерів: переваги та недоліки.
13. Специфікація і використання асемблерних мов у розробці системного ПЗ.
14. Архітектура пам'яті з довільним доступом (RAM) та її вплив на продуктивність системи.
15. Принципи побудови та функціонування гібридних комп'ютерних систем.
16. Вплив архітектури на продуктивність баз даних: приклад системи Oracle.
17. Архітектура і продуктивність високо паралельних систем: приклади та аналіз.
18. Технології створення надвеликих інтегральних схем (VLSI) у процесорних архітектурах.
19. Мікроархітектура сучасних процесорів Intel та AMD: порівняльний аналіз.
20. Архітектура нейромережевих процесорів: основні особливості та сфери застосування.

8. Методи навчання.

У навчальному процесі застосовуються: лекції, в тому числі з використання мультимедійного проектора та інших ТЗН; лабораторні роботи, індивідуальні заняття; робота в Інтернет.

9. Засоби оцінювання та методи демонстрування результатів навчання

У процесі вивчення дисципліни “Архітектура комп'ютерів та систем” використовуються наступні засоби оцінювання та методи демонстрування результатів навчання:

- стандартизовані тести;
- поточне опитування;
- залікове модульне тестування та опитування;
- завдання на лабораторному обладнанні, тренажерах, реальних об'єктах тощо;

- оцінювання тренінгів;
- оцінювання результатів самостійної роботи;
- екзамен;
- інші види індивідуальних та групових завдань.

10. Критерії, форми поточного та підсумкового контролю

Підсумковий бал (за 100-бальною шкалою) з дисципліни “Архітектура комп’ютерів та систем” визначається як середньозважена величина, залежно від питомої ваги кожної складової залікового кредиту:

Модуль 1		Модуль 2		Модуль 3	Модуль 4	Модуль 5
10%	10%	10%	10%	5%	15%	40%
Поточне оцінювання	Модульний контроль 1	Поточне оцінювання	Модульний контроль 2	Тренінги	Самостійна робота	Екзамен
Оцінка за даний модуль визначається як середнє арифметичне за захист лабораторних робіт №1-5.	Підсумкове модульне тестування за темами № 1-10.	Оцінка за даний модуль визначається як середнє арифметичне за захист лабораторних робіт № 6-9.	Підсумкове модульне тестування за темами № 11-18.	Визначається як середнє арифметичне з оцінок за завдання тренінгу (не менше двох).	Визначається як оцінка за наскрізне завдання самостійної роботи.	1. Теоретичні питання: 2 питання по 20 балів. 2. Практичне завдання 60 балів.

Шкала оцінювання:

За шкалою університету	За національною шкалою	За шкалою ECTS
90-100	відмінно	A (відмінно)
85-89	добре	B (дуже добре)
75-84		C (добре)
65-74	задовільно	D (задовільно)
60-64		E (достатньо)
35-59	незадовільно	FX (незадовільно з можливістю повторного складання)
1-34		F (незадовільно з обов’язковим повторним курсом)

11. Інструменти, обладнання та програмне забезпечення, використання яких передбачає навчальна дисципліна

№	Найменування	№ теми
1	Електронний варіант лекцій	1-18
2	Методичні вказівки до виконання лабораторних робіт (електронний варіант)	1-18
3	ПК Intel Core i3-540; монітор 19 Samsung; принтер лазерний Canon MF4570.	1-18

РЕКОМЕНДОВАНІ ДЖЕРЕЛА ІНФОРМАЦІЇ

1. Роберт С. Мартін Чиста Архітектура. – Україна кїїв, 2019. – 368 с.
2. Матвієнко М.П., Розен В.П., Закладний О.М.. Архітектура Комп’ютера., 2019. - 264 с.
3. Miles J. Murdocca, Vincent P. Heuring. "Computer Architecture and Organization: An Integrated Approach." (2019).
4. Hennessy, John L., and Patterson, David A. "Computer Architecture: A Quantitative Approach." Morgan Kaufmann, 2022. – 1527 с.
5. Carter, Nicholas P., and Warren, John D. "Computer Organization and Architecture." Pearson, 2019. – 368 с.
6. Asanovic, Krste, and Bodik, Rastislav. "The RISC-V Reader: An Open Architecture Atlas." Independent, 2019, - 220 с.

7. O'Hallaron, David R., and Bryant, Randy. "Computer Systems: A Programmer's Perspective." Pearson, 2019, 852 с.
8. Іващенко А.І., Ткачук В.М. Комп'ютерна Архітектура та Організація. 2020. -352с.
9. Карпенко А.І., Мельничук О.О. Системи Комп'ютерної Обробки Даних. 2021. - 288 с.
10. Сорока В.П., Грінько О.А. Архітектура Комп'ютерних Систем. 2020. - 310 с.
11. Bovet D.P., Cesati M. Understanding the Linux Kernel: From I/O Ports to Process Management. 2021. - 960 с.
12. Patterson D.A., Hennessy J.L. Computer Organization and Design: The Hardware/Software Interface. 2021. - 736 с.